

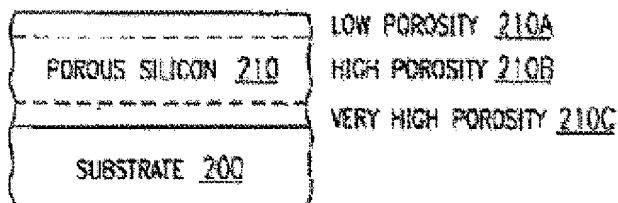
**VARIABLE POROSITY POROUS SILICON INSULATOR****Publication number:** JP2000156484**Publication date:** 2000-06-06**Inventor:** SWANSON LELAND S; JOYNER KEITH A**Applicant:** TEXAS INSTRUMENTS INC**Classification:**

**- international:** H01L21/76; C25D11/32; H01L21/02; H01L21/20;  
H01L21/3063; H01L21/31; H01L27/12; H01L21/70;  
C25D11/02; H01L21/02; H01L27/12; (IPC1-7):  
H01L27/12; C25D11/32; H01L21/3063; H01L21/76

**- European:****Application number:** JP19990214770 19990729**Priority number(s):** US19980094503P 19980729[Report a data error here](#)**Abstract of JP2000156484**

**PROBLEM TO BE SOLVED:** To satisfy even contradictory requirements with the same layer by varying the porosity in a porous silicon region in a predictable manner when it is formed in a silicon block thereby varying the porosity over the entire porous silicon layer.

**SOLUTION:** A silicon doped substrate 200 is subjected to anode oxidation to form a porous silicon layer 210. A region of lower porosity is formed at a predetermined current density in an outer layer 210A where an epitaxial layer is grown. Subsequently, a porosity of 30-70% is provided in a region 210B by increasing the current density. Furthermore, a porosity of 60-80% is provided in a region 210C, which is the closest to the substrate 200, by increasing the current density furthermore. Consequently, a high quality epitaxial silicon layer can be grown in the surface layer 210A having a low porosity and the higher porosity in other parts 210B, 210C of the layer can enhance insulation of the circuit and relax interlayer stress.

Data supplied from the **esp@cenet** database - Worldwide

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-156484

(P2000-156484A)

(43)公開日 平成12年6月6日(2000.6.6)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テマコード*(参考)
H 0 1 L 27/12		H 0 1 L 27/12	E
C 2 5 D 11/32		C 2 5 D 11/32	
H 0 1 L 21/3063		H 0 1 L 21/306	L
21/76		21/76	P

審査請求 未請求 請求項の数2 O L (全 6 頁)

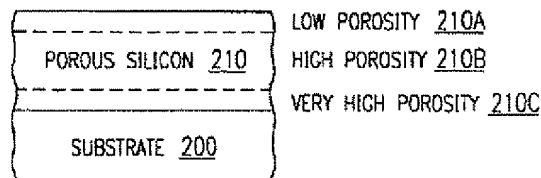
(21)出願番号	特願平11-214770	(71)出願人	590000879 テキサス インストルメンツ インコーポ レイテッド アメリカ合衆国テキサス州ダラス, ノース セントラルエクスプレスウェイ 13500
(22)出願日	平成11年7月29日(1999.7.29)	(72)発明者	レランド エス. スワンソン アメリカ合衆国, テキサス, マッキニー, ハンターズ クリーク 1506
(31)優先権主張番号	0 9 4 5 0 3	(72)発明者	ケイス エイ. ジョイナー アメリカ合衆国, テキサス, リチャードソ ン, ユニバーシティ ドライブ 1631
(32)優先日	平成10年7月29日(1998.7.29)	(74)代理人	100066692 弁理士 浅村 皓 (外3名)
(33)優先権主張国	米国 (US)		

(54)【発明の名称】 気孔率変動多孔質珪素絶縁体

(57)【要約】

【課題】 集積回路構造体(特にS O I 基体)及びその製法を提供する。

【解決手段】 多孔質珪素領域を有する基体を有し、前記領域の気孔率が予測可能な仕方で変化している集積回路構造体;及び、珪素のブロックに多孔質珪素の領域を形成する工程を有し、然も、前記形成工程の条件を、前記領域の気孔率が予測可能な仕方で変化するように変動させながら行う、集積回路構造体の製法。



## 【特許請求の範囲】

【請求項1】 多孔質珪素領域を有する基体を有し、前記領域の気孔率が予測可能な仕方に変化している、集積回路構造体。

【請求項2】 珪素のブロックに多孔質珪素の領域を形成する工程を有し、然も、前記形成工程の条件を、前記領域の気孔率が予測可能な仕方に変化するように変動させながら行う、製法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、集積回路構造体及びその製法に関し、特にSOI (silicon-on-insulator) 基体を造る技術に関する。

## 【0002】

【従来の技術】多孔質珪素は、フッ化水素酸溶液とエタノール等の表面活性剤との中でシリコンウエーハをアノード酸化することにより形成する。気孔の大きさ、気孔率、及び多孔質珪素の厚さを制御することができる。気孔孔径は10～20nmの範囲にあるのが典型的であるが、気孔率は30～70%の範囲にあるのが典型的である。

【0003】多孔質珪素は低い誘電率及び大きな抵抗率を有し、そのため絶縁に有用である。多孔質珪素はその体積に対し大きな表面積(数百 $\text{m}^2/\text{cm}^3$ )を有するので、それは珪素本体よりも遥かに速く酸化することができる。

【0004】多孔質珪素の従来の一つの用途は、多孔質酸化珪素によるFIPOS—完全絶縁での利用であり、それは高度にドーブした珪素表面上に成長させたエピタキシャル層を使用している。高度にドーブした層は、エピタキシャル層中の孔を通るアノード処理により多孔質珪素へ選択的に変化させ、次に酸化して埋込み酸化物層を形成する。

## 【0005】気孔率変動多孔質珪素

本願は、多孔質珪素の層全体に互って気孔率を変化させることについて開示する。例えば、低い気孔率は、エピタキシャル珪素成長のために良好な表面を与え、材料強度を与えるのには有利であるが、大きな気孔率の層は、多孔質珪素と基体との間の一層良好な絶縁及び応力の減少を与える。変動する気孔率は、これらの異なった要件が層内の種々の領域によって満たされるようにすることができる。

【0006】開示する方法の利点には、多孔質珪素の層が相反する要件を満たすように最適にすることができるが含まれる。

【0007】開示する発明を図面を参照して説明するが、それら図面は本発明の重要な見本としての態様を示し、言及することによって本明細書に取り入れる。

## 【0008】

【発明の実施の形態】本願の数多くの革新的な教示を、

現在好ましい態様に特に関連して記述する。しかし、この種の態様は、それら革新的教示の多くの有利な利用の僅か数例だけをここで与えるものであることを理解すべきである。一般に、本明細書中に与える記述は、特許請求する種々の発明のいずれに対しても必ずしも限定するものではない。更に、或る記述は或る発明の特徴に対して適用されるが、他のものには適用されないことがある。

## 【0009】概要

一般に、多孔質珪素の層は、珪素ウエーハの頂部層のアノード酸化により形成されている。電解質は一般にフッ化水素酸(HF)と水及び表面活性剤であり、例えば、約1:2:1のHF/C<sub>2</sub>H<sub>5</sub>OH/H<sub>2</sub>O溶液である。気孔の形成は、珪素ウエーハの露出表面で始まり、等方的に進行する。好ましくは(しかし、必ずしも必要ではないが)露出した表面を低い電流密度で酸化し、低い気孔率の表面部分を形成する。次に電流密度を増大し、一層高い気孔率を与え、その気孔率を特定の工程に対し最適にし、一層よい絶縁を与えるようにする。好ましくは(必ずしも必要ではないが)珪素基体への界面の所に大きな気孔率の領域が形成された時に酸化を止め、二つの層の間に応力の解放を与えるようにする。

## 【0010】第一の態様：SOIとしての使用

1998年5月28日に出願された暫定的特許出願60/086,959(その開示内容は、言及することにより本明細書に取り入れる)には、SOI基体を形成するのに使用される多孔質珪素の層が記載されている。開示されている気孔率変動多孔質珪素を用いることができるその方法は、図2A～2Eに関連して次に論ずるが、それらの図は開示されている工程の種々の点でのウエーハの断面を示している。

【0011】図2Aに示す通り、珪素をドーブした基体200をアノード酸化して多孔質珪素の層210を形成する。図1Aは図2Aを簡単化したものであり、多孔質珪素層210及び基体200だけを示す。エピタキシャル層を成長させる場所である外側層210Aについては、約1～10mA/cm<sup>2</sup>の電流密度を用いて、約10～50nmの厚さの低い気孔率(約15～35%)の領域を形成する。次に電流密度を約10～100mA/cm<sup>2</sup>へ増大し、約5μm厚の領域210Bに約30～70%の気孔率を生じさせる。基体に最も近い領域210Cについては、約35～100mA/cm<sup>2</sup>の電流密度を用いて、約50～500nmの厚さ及び約60～80%の気孔率を有する領域を形成する。この大きな気孔率の層は、多孔質珪素層と下の基体との間で応力の解放を与える。

【0012】図2Bから分かるように、多孔質珪素の部分的酸化を行い、気孔205の表面上にSiO<sub>2</sub>215の領域を形成する。HF中への短い浸漬、又はプラズマエッチングを用いて、ウエーハの頂部表面から酸化物を

除去する。表面酸化物が除去されたならば、ウエーハを $H_2$ の雰囲気中で $900\sim 1100^\circ C$ で約5～10分間加熱し、結晶質珪素を再流動させ、表面の気孔を密封し、ウエーハ表面をもう一度単結晶珪素にする。次に多孔質珪素210の上にエピタキシャル層220を成長させ、化学蒸着(CVD)  $Si_3N_4$ のようなキャップ層240をそのエピタキシャル層の上に形成する。キャップ層は次に行われるアニーリング中、薄いエピタキシャル層に対する構造体支持を与える。

【0013】次にウエーハを約 $1325^\circ C$ で約6時間アニーリングする。この温度で珪素及び二酸化珪素が流動し、分離し始める。時間がたつと部分的に酸化した多孔質珪素層は分離し、僅かに厚くしたエピタキシャル層と基体層との間で凝集して酸化物層230となる。図2Cは、この工程が部分的に完了した時のそれらの層を示し、基体200、酸化物層230、及びエピタキシャル領域220の間の不規則な境界を示している。アニーリングが完了した後(即ち、界面が滑らかになった後)、ウエーハを冷却し、次に窒化物キャップ層をストリップするか又は残して浅いトレンチ絶縁(STI)のような絶縁構造体を更に形成し易くすることができる。図2Dは、窒化物層をストリップした後のウエーハを示す。次にトランジスタの形成を進行させることができる。図2Eは、部分的に製造したトランジスタを示し、それはトレンチ絶縁260、ゲート酸化物270、ゲート280、側壁スペーサ290、及び打込みされた(implanted)領域292及び294、及び上にある埋め込み酸化物層230を有する。

#### 【0014】第二の態様：RF用としての使用

1997年12月12日に出願された暫定的特許出願60/069, 522(その開示内容は、言及することによって本明細書に取り入れる)には、希望の領域に多孔質珪素を選択的に形成するため、基体のパターン化したアノード酸化により無線周波(RF)回路中に垂直基体絶縁を形成する方法が記載されている。この出願では気孔率変動多孔質珪素が用いられており、それについて図3A～3Cを参照して次に論ずる。

【0015】この態様では図3Aから分かるように、フィールド酸化物108を成長させ、トランジスタ102を形成し、それには珪化物110が含まれている。

【0016】レジスト層112を堆積し(deposited, 蒸着し)、パターン化して、多孔質珪素絶縁が望まれる領域にフィールド酸化物を露出する。フィールド酸化物108の露出部分を除去し、図3Bの構造を与え、次にレジストを灰化する。

【0017】例えば、SiCからなる堅いマスク層104を堆積し、レジスト層によりパターン化し、開口118を与え、その開口は多孔質珪素が望まれる領域のほぼ中心部にある。次にアノード酸化を行い、多孔質珪素の領域106を形成する。

【0018】絶縁領域を単純化したものが図1Bに示されており、基体100の上に横たわる領域106は、異なった気孔率の4つの領域を有する。頂部領域106Aでは、約 $1\sim 40\text{ mA/cm}^2$ の電流密度を用いて、約25～50%の気孔率を有する約50～500nmの厚さの領域を形成する。この低い気孔率は多孔質珪素領域に希望の材料強度を与える。

【0019】次に、電流密度を約35～100mA/cm<sup>2</sup>へ変化させ、領域106B中に約60～80%の気孔率を生じさせる。この領域の厚さは多孔質珪素領域の全厚さの約30%になり、絶縁の主要部分を与える。次に、約 $1\sim 40\text{ mA/cm}^2$ の電流密度により、約25～50%の気孔率を有する領域106Cを形成し、更に材料強度を与える。この領域は、層の全厚さの約20%の厚さを有する。

【0020】最後に、約35～100mA/cm<sup>2</sup>の電流密度により最終領域106Dを形成し、それは約1 $\mu$ mの厚さを有する。約60～80%の気孔率は、多孔質珪素と下にある基体との間の応力減少を与える。

【0021】多孔質珪素領域を形成した後、中間レベルの誘電体の堆積及び金属化層の形成と共にウエーハの処理を継続する。

#### 【0022】第三の態様：混合信号用途での利用

1998年7月21日に出願した特許出願09/120, 215(代理人文書番号T1-27382)(その開示内容は、言及することによって本明細書に取り入れる)には、高周波での横の多孔質珪素絶縁体及び混合信号回路を形成するための方法が記載されている。この出願での気孔率変動多孔質珪素の使用について、図4A～Bを参照して次に論ずる。

【0023】図4Aでは、珪素基体1の上に、多孔質珪素の形成が望まれる窓2を除き、例えば、炭化珪素からなるマスク層3が形成されている。多孔質珪素5の領域は、例えば、RFの態様に関し上述したような方法を用いて窓2を通して形成する。

【0024】SiC層をストリップした後、デジタル回路7及びアナログ回路9を多孔質珪素で分離されたウエーハの異なった領域中に形成する。ウエーハの表面上に誘電体を形成することができ、相互接続部13はデジタル回路と及びアナログ回路とを接続し、それら接続部の少なくとも幾つかは多孔質珪素領域を通過している。

#### 【0025】アノード酸化のための別の解決法

アノード酸化法では、メタノール、イソプロパノール、トリトン(Triton) X-100等の他の表面活性剤を用いることができ、後者は工業的に周知の湿潤剤である。予備的試験では、トリトンX-100は遅かに僅かな量、例えば、全溶液の1～3%の量で用いることができることが明らかになっている。更に、アノード酸化についての文献は、研究されつつある多くの有機物についても言及している。従って、上述した湿潤剤が全リストを

構成するのではなく、単に可能性のある一例を示しているだけである。

【0026】用いる表面活性剤を変えることの外に、希望の特性を有する多孔質珪素を生成するため、材料の割合を変化させることができる。

【0027】別の態様：種々の電解質

それ程好ましい態様ではないが、電解質の濃度を変えることにより気孔率を修正することもでき、低いHF濃度で一層大きな気孔率を生ずる。しかし、アノード処理中、例えば一方の電解質浴からウェーハを取り出し、別の浴中に浸漬することにより、ウェーハが空気に触れないようにすることは重要であると予想される。この態様は、好ましい態様よりもかなり遅い。なぜなら、電解質を変えると、アノード処理が継続される前の気孔中に濃度変化を浸透させるための時間が必要になるからである。例えば、HF濃度を減少し、気孔率を増大するため一層多くの水をポンプで送ることにより電解質濃度を変化させることができるが、電流を流す前の気孔内に電解質濃度の平衡を到達させるため待ち時間を必要とする。

【0028】修正及び変更

本明細書に記載した革新的概念は、膨大な範囲の用途にわたって修正及び変化させることができ、従って、特許請求される事柄の範囲は、特別に例示した教示のいずれによっても限定されるものではなく、特許請求の範囲によってのみ限定されるものであることは、当業者に認められるであろう。

【0029】開示した態様は、多孔質珪素構造体中に变化した気孔率を生じさせることができる例だけでないことは当業者に明らかであろう。開示した方法は、多孔質珪素を用いる多くの他の用途でも用いることができる。

【0030】別の態様として、パラメータに適当な修正を加えて、他の絶縁構造体で用いられる多孔質珪素層中に变化した気孔率を生じさせることができる。

【0031】更に別の態様として、RF用途のための絶縁を、トランジスタを形成する前に行うことができる。

【0032】以上の説明に関して更に以下の項を開示する。

- (1) 多孔質珪素領域を有する基体を有し、前記領域の気孔率が予測可能な仕方に変化している、集積回路構造体。
- (2) 多孔質珪素領域の第一表面上にエピタキシャル層を更に有する、第1項記載の集積回路構造体。
- (3) 多孔質珪素の領域が、第一表面の所で低い気孔率を有し、前記第一表面から離れた位置では一層大きな気孔率を有する、第1項記載の集積回路構造体。
- (4) 多孔質珪素の領域が、回路素子のための横の絶縁を与える、第1項記載の集積回路構造体。
- (5) 多孔質珪素の領域が、回路素子のための垂直の絶縁を与える、第1項記載の集積回路構造体。
- (6) 珪素のブロックに多孔質珪素の領域を形成する工程

を有し、然も、前記形成工程の条件を、前記領域の気孔率が予測可能な仕方に変化するように変動させながら行う、集積回路構造体の製法。

(7) 変化させる条件が電流密度である、第6項記載の製法。

(8) 変化させる条件がHFの濃度である、第6項記載の製法。

(9) 珪素のブロック中にRF回路を形成する工程を更に有する、第6項記載の製法。

(10) 珪素のブロック中に混合信号回路を形成する工程を更に有する、第6項記載の製法。

(11) 多孔質珪素層210の厚さを通して気孔率を変化させることにより、相反する必要条件が同じ層によって満足できるようにする。低い気孔率の表面層210Aは、高品質のエピタキシャル珪素層を成長できるようにし、或は構造体支持を与えることができ、層の他の部分210B、210C中の一層大きな気孔率は回路の絶縁を増大し、層間の応力解放を与える。

【図面の簡単な説明】

【図1A】SOI基体に用いられる気孔率変動多孔質珪素層を示す。

【図1B】RF絶縁で用いられる気孔率変動多孔質珪素層を示す図である。

【図2A】部分的に製造した集積回路構造体の断面を示し、トランジスタの形成と同様、開示したSOI構造体の形成を示す。

【図2B】部分的に製造した集積回路構造体の断面を示し、トランジスタの形成と同様、開示したSOI構造体の形成を示す。

【図2C】部分的に製造した集積回路構造体の断面を示し、トランジスタの形成と同様、開示したSOI構造体の形成を示す。

【図2D】部分的に製造した集積回路構造体の断面を示し、トランジスタの形成と同様、開示したSOI構造体の形成を示す。

【図2E】部分的に製造した集積回路構造体の断面を示し、トランジスタの形成と同様、開示したSOI構造体の形成を示す。

【図3A】部分的に製造した集積回路構造体の断面図であり、開示したRF絶縁構造体の形成を示す図である。

【図3B】部分的に製造した集積回路構造体の断面図であり、開示したRF絶縁構造体の形成を示す。

【図3C】部分的に製造した集積回路構造体の断面図であり、開示したRF絶縁構造体の形成を示す。

【図4A】部分的に製造した集積回路構造体の断面図であり、開示した混合信号絶縁構造体の形成を示す。

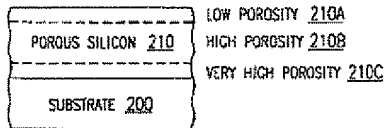
【図4B】部分的に製造した集積回路構造体の断面図であり、開示した混合信号絶縁構造体の形成を示す。

【符号の説明】

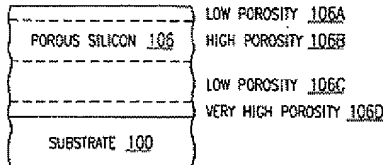
- 1 珪素基体

- |              |                         |
|--------------|-------------------------|
| 2 窓          | 200 珪素基体                |
| 3 マスク層       | 205 気孔                  |
| 5 多孔質珪素領域    | 210 多孔質珪素層              |
| 7 デジタル回路     | 215 SiO <sub>2</sub> 領域 |
| 9 アナログ回路     | 220 エピタキシャル層            |
| 13 相互接続部     | 230 酸化物層                |
| 100 基体       | 240 キャップ層               |
| 102 トランジスタ   | 260 絶縁トレンチ              |
| 104 堅いマスク層   | 270 ゲート酸化物              |
| 106 多孔質珪素    | 280 ゲート                 |
| 108 フィールド酸化物 | 290 側壁スペーサ              |
| 110 珪化物      | 292 打込みした領域             |
| 112 レジスト層    | 294 打込みした領域             |
| 118 開口       |                         |

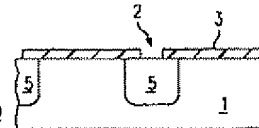
【図1A】



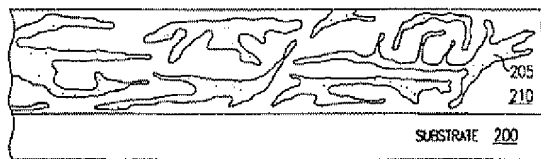
【図1B】



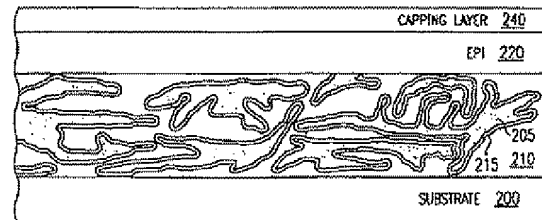
【図4A】



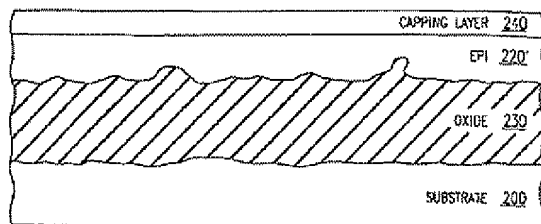
【図2A】



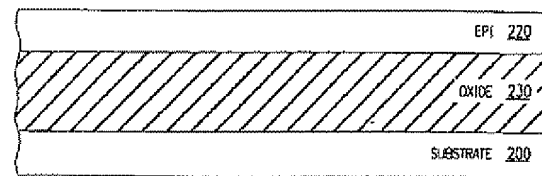
【図2B】



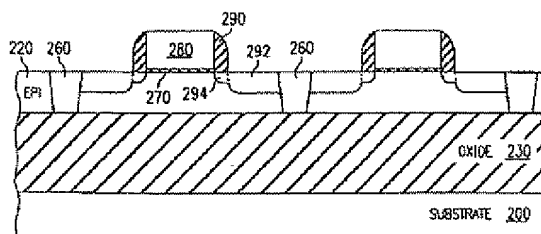
【図2C】



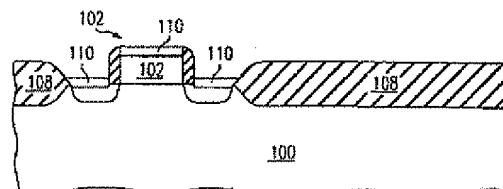
【図2D】



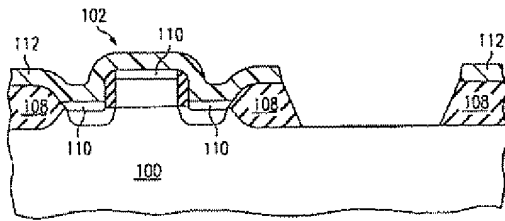
【図2E】



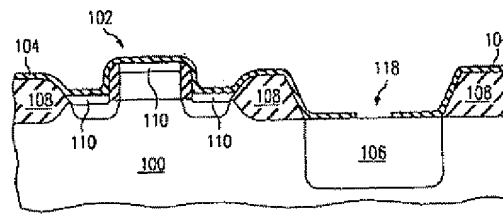
【図3A】



【図3B】



【図3C】



【図4B】

